

基于 DSP + FPGA 实现 MPEG-2 TS 流解复用的系统设计

刘照华 周 军 王向文

(上海交通大学图象通信与信息处理研究所, 上海 200030)

摘 要 为了保证 MPEG-2 TS 流解复用的质量, 提出了一种基于 DSP 和 FPGA 共同实现 MPEG-2 TS 流解复用的设计方案。该系统实时处理, 包含软件和硬件两个部分。试验证明, 该设计能使 DSP 时钟稳定地工作在 160M, 即使图像处理速率高达 80Mbps 时也能够很好的保证图像的质量, 达到了预期的设计目的。

关键词 数字信号处理器 现场可编程门阵列 解复用 多节目传输流 单节目传输流

中图法分类号: TN919.8 **文献标识码:** A **文章编号:** 1006-8961(2005)11-1372-03

System Design for Demultiplexing of MPEG-2 TS Stream Based on DSP & FPGA

LIU Zhao-hua, ZHOU Jun, WANG Xiang-wen

(Institute of Image Communication & Information Processing, Shanghai Jiao Tong University, Shanghai 200030)

Abstract In order to ensure the demultiplexing quality of MPEG-2 TS stream, it has brought in a system design for the demultiplexing based on DSP and FPGA in detail. This system belongs to real-time processing and includes both software and hardware. Multiple experiments have evidenced that this design can make the DSP clock works at 160M stably, and it can also ensure the image quality even the image processing rate is as high as 80Mbps, which meets the design goal so well.

Keywords digital signal processor(DSP), field-programmable gate array(FPGA), demultiplex, multi-program transport stream(MPTS), signal program transport stream(SPTS)

1 引言

MPEG-2 是由 ISO/IEC/JTC1/SC29/WG11 制定的图像压缩标准, 也就是众所周知的 ISO/IEC13118^[1]。MPEG-2 是为了适应数字电视节目的生成、编辑、存储、传输和显示的综合要求而研发的, 该标准规定了编码器的码流结构和解码器算法规则, 主要应用于数字电视广播和 DVD。

根据目前国际国内的发展形势来看, 数字电视已成为一个不可替代的潮流, 有分析数据显示, 至

2008 年我国数字电视用户将达到 3373 万, 我国政府也明确地提出了在 2015 年停止模拟电视, 全面实现数字化。在国内数字电视标准还未出台前, 网络电视 (internet protocol television, IPTV) 又成为了一炙手可热的话题。由于数字电视音/视频基本上都采用 MPEG-2 标准进行压缩、打包传输, 而 IPTV 为了能与数字电视广播节目相对应以便能提供广播级的服务质量, 因此其音/视频也采用 MPEG-2 标准。为提高带宽的利用率, 在发送端要对多路节目进行复用成多节目传输流 MPTS (multiprogram transport stream), 相应地在接收端就应对 MPTS 解复用成单

基金项目: 国家“863”高技术研究发展计划项目(2005AA103310)

收稿日期: 2005-08-17; 改回日期: 2005-09-21

第一作者简介: 刘照华(1982 ~), 男。2000 年获江西师范大学工学学士学位, 现为上海交通大学硕士研究生。主要研究方向为 DSP、网络流媒体。E-mail: zhaohualiu@sjtu.edu.cn

节目传输流 SPTS (signal program transport stream)。解复用时,由于需要承担数据分流的工作,所以数据处理量相当大,而 DSP(digital signal processor)由于其高速的数据处理能力和可编程特性,无疑在解复用中占据不可替代的地位。

2 系统方案设计

本系统中 DSP(digital signal processor)主要完成数据和信息的收集和转发功能;FPGA (field programmable gate array)起到对各路 SPTS 码流的 PCR(program clock reference)校正、SPTS 码流以 CBR(constant bitrate)、VBR(variable bitrate)的形式输出、根据命令设定各路 SPTS 码流的输出码率等功能。它能同时处理 6 路标清的数字电视节目。DSP + FPGA 完成 TS (transport stream) 流解复用的系统框图如图 1 所示,具体处理流程如下:

- (1)MPTS 进入 FPGA,PCR 信息被提取,MPTS 从 FPGA 输出;
- (2)MPTS 进入 FIFO,半满触发 DSP 读进;
- (3)DSP 进入分析状态,经过 DPRAM 与 MCU 建立分析通道,并把 PSI/SI 信息提供给 MCU,MCU

完成分析工作;

(4)MCU 把分析结果送给系统主控板,主控板可以返回控制命令;

(5)MCU 把分析结果和工作参数送给 DSP + FPGA,DSP 进入工作状态;

(6)DSP 根据分析结果和工作参数建立 MPTS 码流中每个节目的映射表。

(7)DSP 根据节目映射表进行 TS 流的识别和 SPTS 的再生成;

(8)SPTS 进入对应的 FIFO 输出;

(9)FPGA 按照设定的输出码率和选定的 CBR/VBR 工作模式读取输出 SPI (synchronous parallel interface)的 SPTS,按照 PCR 标识进行 PCR 校正;

(10)单节目的标准 SPTS 被送入 DPRAM,然后 MCU 轮询读取进入 SRAM。

由图 1 可以看出,DSP 外围有双口 RAM (DPRAM),作为和 MCU 通信的通路。通过双口 RAM,MCU 把 DSP 所要运行的程序代码下载给 DSP;DSP 通过把 FPGA 映射为自己的数据空间和程序空间来把 MCU 传过来的码流结构信息通知给 FPGA。DSP 把输入 FIFO 和输出 FIFO 都映射为自己的数据空间来作为码流数据的通路。

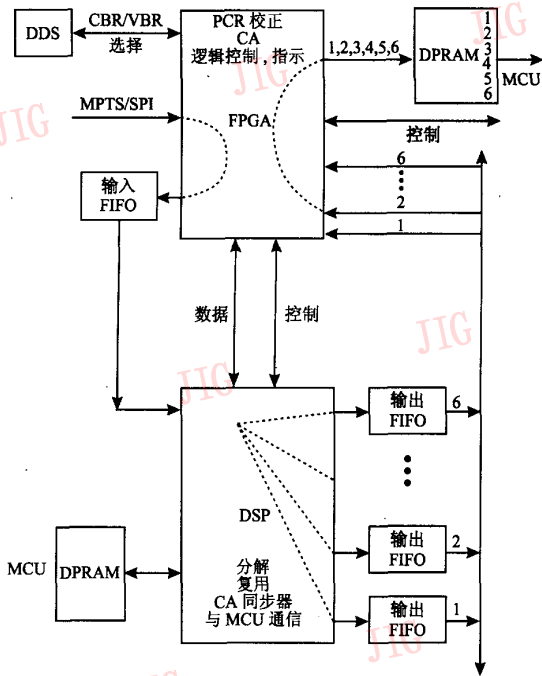


图 1 DSP + FPGA 完成 MPEG-2 TS 流的解复用系统框图

Fig. 1 The system block diagram for demultiplexing of MPEG-2 TS stream using DSP&FPGA

3 DSP 的设计

3.1 DSP 芯片的选择

本系统设计中的 DSP 芯片采用的是 TI 公司的定点芯片 TMS320VC5416,它的单周期指令执行时间为 6.25ns(即 160MIPS)^[2],与系统中的 DPRAM, FIFO 的通信时间刚好相符。

3.2 DSP 自举加载设计

传统 DSP 系统程序代码的自举加载 (BOOTLOADER)多以并行 EPROM 作为应用程序的存储器方式,其最大的弊端在于 EPROM 不支持在线擦写,这会对系统的调试带来很大的不便,特别是对于表贴封装的存储器,此方法基本不可用^[3]。

C54xx 复位期间检查 MP/MC 引脚是否为低电平,若是,则从片内 FF80H 起执行程序;若不是,则从外部程序存储器 FF80H 起执行用户程序。

在本系统中 DSP 运行的程序是通过 DPRAM 从 MCU 系统的 FLASH 里下载导入的,DPRAM 直接映射为 DSP 的程序空间。在对 DSP 进行复位时,DSP

主动采样 MP/MC 引脚, 现把 MP/MC 拉高, 这样 DSP 在复位后就从 DPRAM 的 FF80H 开始执行。在中断向量表中写一个跳转语句进行程序的搬移, 即可将 DPRAM 中的程序搬移到 DSP 内部 RAM, 搬移结束后就直接跳到内部 RAM 开始执行程序。

4 DSP 软件编程

在本系统设计中 DSP 软件分成分析程序和工作程序两部分。其中分析程序主要完成对输入视频码流的 PSI 信息进行分析、采集以及码率的计算, 并根据 MCU 的指令得到所需的视频数据, 再通过 DPRAM 上传给 MCU; 工作程序主要完成视频码流的解复用以及 PSI 信息的收集并上传等工作。

对于 DSP 的软件编程, 可以采用高级语言 C 或汇编, C 语言由于其可读性强和易维护的特点而得到了广泛的应用, 然而 C 并不适合描述典型的 DSP 算法, 首先, 由于典型的 DSP 应用都有大量计算的要求, 并有严格的开销限制, 因而使得程序的优化必不可少; 其次, 由于 DSP 结构的复杂性, 如多存储器空间、多总线、高度专门化的硬件等, 使得用 C 难以为其编写高效率的编译器; 再者, 对于底层硬件的控制, 用汇编语言编写将更加直观高效^[3]。虽然在本系统开发中既有 C 语言编写的代码又有汇编语言编写的程序, 但 C 在没有严格优化时图象处理速率只能达 40Mbps, 并且同时处理 6 路节目时会产生严重的丢包现象, 而在同样的情况下, 汇编语言编写的程序的处理速率可高达 80Mbps, 并且没有任何

丢包现象, 所以在最终投入应用时我们还是采用了汇编。

5 结 论

本文详细地介绍了用 DSP + FPGA 来实现 MPEG-2 TS 流的解复用系统的设计方案。该系统经过联调和运行性能测试证明, DSP 时钟稳定工作在 160M, 图像处理速率在 80Mbps 时也能很好地保证图像质量和视觉效果, 不仅避免了前端数据处理的瓶颈效应, 而是达到了预定的功能和目标, 并且可以满足系统高可靠性的要求。

致 谢 本系统在设计、实现和调试过程中受到了“视频媒体传送平台设备开发”项目组所有成员的指点, 在此表示衷心感谢。

参考文献 (References)

- 1 ISO/IEC/JTC1/SC29/WG11. Generic coding of moving pictures and associated audio; systems[S]. ISO/IEC 13818-1, ISO/IEC, 1994.
- 2 Texas Instruments Incorporated (TI). TMS320VC5416 Fixed-point digital signal processor data manual TI [R], SPRS0095J, Dallas, TX, USA: TI. 2004.
- 3 LIU Fu-bin, SHAO Gao-ping, LI Jian-xin. Design of array acoustic signal acquisition and processing system based on DSP [J]. Electronic Design & Application World-Nikkei Electronics China, 2005, (5): 104 ~ 106. [刘付斌, 邵高平, 李建新. 基于 DSP 的阵列声波信号采集与处理系统的设计[J]. 电子设计应用, 2005, (5): 104 ~ 106.]